

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 60-027272
 (43) Date of publication of application : 12.02.1985

(51) Int. Cl.	H04N 1/40
	G06K 9/20
	H04N 1/04

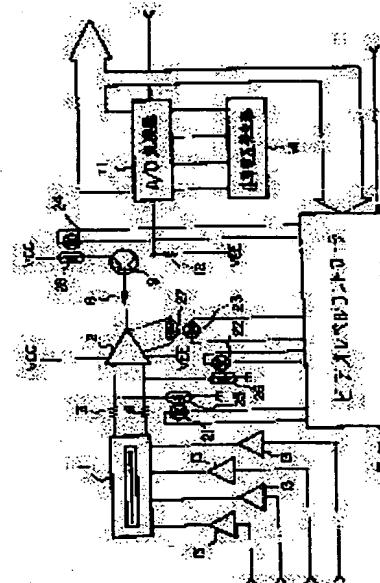
(21) Application number : 58-134408 (71) Applicant : CANON INC
 (22) Date of filing : 25.07.1983 (72) Inventor : MATSUOKA NOBUO

(54) PICTURE INFORMATION READER

(57) Abstract:

PURPOSE: To keep dynamic ranges of the bright part and the dark part of a picture maximum in any state by adding a video level controller whose control procedure is determined by a microcomputer.

CONSTITUTION: Resistance values of CdS variable resistors 25 and 26 are changed in accordance with optical outputs of LEDs 21 and 22 to change the voltage of a signal from a CCD linear image sensor 1. The resistance value of a CdS variable resistance element 28 is changed in accordance with the optical output of an LED24 to change a DC voltage level superposed onto the output from a differential video amplifier 2. LEDs 21~24 emit light by the control voltage from a video level controller 15. The video level controller 15 discriminates the picture signal level from an A/D converter 11 and supplies proper currents to LEDs 21~24 and set the output levels of the amplifier 2 and a level shifter transistor 9 to proper levels.



LEGAL STATUS

- [Date of request for examination]
- [Date of sending the examiner's decision of rejection]
- [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
- [Date of final disposal for application]
- [Patent number]
- [Date of registration]
- [Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C) ; 1998, 2000 Japan Patent Office

⑯ 日本国特許庁 (JP)

⑮ 特許出願公開 4017

⑰ 公開特許公報 (A)

昭60-27272

⑯ Int. Cl.⁴
H 04 N 1/40
G 06 K 9/20
H 04 N 1/04

識別記号
101

厅内整理番号
7136-5C
8419-5B
8020-5C

⑭ 公開 昭和60年(1985)2月12日
発明の数 1
審査請求 未請求

(全 6 頁)

⑯ 画像情報読み取り装置

⑰ 特 願 昭58-134408

⑰ 出 願 昭58(1983)7月25日

⑰ 発明者 松岡伸夫
東京都大田区下丸子3丁目30番

2号キヤノン株式会社内

⑰ 出 願 人 キヤノン株式会社 4017

東京都大田区下丸子3丁目30番

2号

⑰ 代 理 人 弁理士 谷義一

明細書

1. 発明の名称

画像情報読み取り装置

2. 特許請求の範囲

被写体からの光を検出するイメージセンサと、該イメージセンサの出力を増幅する増幅回路と、該増幅回路からの増幅出力から、前記被写体のデジタル画像データを作成するアナログ-デジタル変換器とを有する画像情報読み取り装置において、前記増幅回路の制御状態を予定の初期値状態に設定する第1手段と、該第1手段により設定された初期値状態の下で前記アナログ-デジタル変換器からのデジタル画像データを取り込む第2手段と、該第2手段により取り込まれたデジタル画像データおよび前記被写体に対する光源の点灯および消灯に応じて、前記増幅回路の動作状態を適正値に実現させる第3手段とを具備したことを特徴とする画像情報読み取り装置。

3. 発明の詳細な説明

(技術分野)

本発明は、画像情報読み取り装置、特にデジタル画像作成装置の画像検出部として好適なデジタル画像情報読み取り装置に関するものである。

(背景技術)

従来この種の装置は例えば第1図に示すように構成されており、ここで、1は被写体よりの画像光を、一直線上に連なる微細点電圧としてアナログ電気信号に変換するCCDリニアイメージセンサ、2はCCDリニアイメージセンサ1からの画像信号を増幅する送動ビデオ増幅器である。CCDリニアイメージセンサ1からの被写体画像信号は送動型ビデオ信号増幅器2に抵抗3および4と可変抵抗器5および8とを介して電圧レベル調整を施されてから印加される。ビデオ信号増幅器2においては、可変抵抗器7により電圧増幅度が調整される。その増幅出力を抵抗8を介してトランジスタ9のベースに供給する。このトランジスタ9は送動ビデオ増幅器2からの画像信号に重複する直

特開昭60- 27272(2)

本発明画像情報読み取り装置の1実施例を第2図に示す。

ここで、第1図と同様の個所には同一符号を付することにする。第2図において、21～24は発光ダイオード(LEDと略記)、25～28はそれぞれLED 21～24と対向して配置されて各LED 21～24からの光出力を受けるCdS可変抵抗器である。

流電圧を0Vにまで移動するレベルシフタトランジスタである。トランジスタ8のエミッタより抵抗12を介してアナログ-デジタル変換器11に適合する信号を取り出し、そのアナログビデオ信号を高速アナログ-デジタル変換器11によってデジタルビデオ信号に変換する。図中、13はイメージセンサ1を駆動するMOSドライバ、14はアナログ-デジタル変換器11用の基準電圧発生器である。

このように、従来は可変抵抗器を多数個設けることが必要であり、製造上および保守調整上の手間と煩雑さが大きな問題となっていた。

(目的)

そこで、本発明の目的は、上述した従来の欠点を一挙に解決すると共に、いかなる状態においても画像の明部と暗部とのダイナミックレンジを最大に保つことを可能とした画像情報読み取り装置を提供することにある。

(実施例)

以下に図面を参照して本発明を詳細に説明する。

流を供給し、差動ビデオ増幅器2の出力信号レベルおよびレベルシフタトランジスタ9の出力レベルを適正なものとする。

第3図はビデオレベルコントローラ15の具体例を示し、ここで、31はワンチップマイクロコンピュータ、32～35はマイクロコンピュータ31からのデータ信号を受けて動作するプリセッタブルカウンタ、36～39は、それぞれ、プリセッタブルカウンタ32～35の出力信号を受けて、LED21～24に断続電流を流すトランジスタスイッチである。

マイクロコンピュータ31はA/Dコンバータ11からのデジタル画像データを読み取り、LED21～24に適切な電流を供給し、差動ビデオ増幅器2の出力信号レベルおよびレベルシフタトランジスタ9の出力信号レベルを適正なものとするためにプリセッタブルカウンタ32～35を適切な分周比で動作させるバイナリコードを作成して、これらカウンタ32～35に供給する。

以上の構成において、マイクロコンピュータ31は第4図に示すプログラムフローにて動作する。

第2図示の装置を内蔵する本体制御装置からの指令信号により本装置が動作を開始すると、マイクロコンピュータ31は、ステップS1～S4において、CdS可変抵抗素子25～28の値を順次に大まかに初期設定する。そのため、あらかじめプログラミングされた初期値であるバイナリコードをプリセッタブルカウンタ32～35に出力し、これらカウンタ32～35を動作させる。プリセッタブルカウンタ32～35の出力はプリセットされた初期値に従い、カウント動作により、初期値に応じた分周パルスとなってトランジスタスイッチ36～39へ送られる。これらトランジスタスイッチ36～39の出力はLED21～24に接続され、高速度でそれぞれの初期値に応じたデューティ比をもって、これらLED 21～24を点滅させる。CdS可変抵抗素子25～28はその受光面に照射されるLED 21～24の各出力光の光量に応じて抵抗値が決定される。

本実施例においては、この光量調整をLED 21～24に印加するパルス信号のデューティ比を可変とすることにより行っている。ここで注意すべき点

は、CdS 可変抵抗素子25～28の光応答速度がLED 21～24に印加するパルス信号と比較して十分に遅くなるように印加パルスの周波数を決定しなければならない。もし、LED 21～24に印加するパルスの周波数がCdS 可変抵抗素子25～28の光応答速度に近づいた場合、またはそれよりも遅い場合、CdS 可変抵抗素子25～28の抵抗値は印加したパルス信号により変調されてしまうことになる。

マイクロコンピュータ31はステップS1～S4によって前述した初期抵抗値の設定を行った後、次には、差動ビデオ増幅器2のゲイン、およびレベルシフタ8の零電位設定を最適とするための集束シーケンスに入る。

マイクロコンピュータ31は、まず、初期値設定状態での差動ビデオ増幅器2の飽和状態を判断すべく、A/D コンバータ11の出力を読み取る。すなわち、ステップS5およびS8において、かかる出力の上限および下限がそれぞれ飽和しているか否かを判断する。もし、A/D コンバータ11の出力値が本実施例のように8ビットである場合、読み出

した出力が(FF)16進だったとすると、考へられる A/D コンバータ11の上限飽和原因としては、レベルシフタ8の零点移動、差動ビデオ増幅器2の入力差による出力移動、およびかかるビデオ増幅器2の増幅度過大の3つの原因が考へられる。

これらの3つの要因を調べるために、マイクロコンピュータ31の初期設定値は、差動ビデオ増幅器2の利得が最小となるように、LED 23の光量を最小にして上述した3つの要因の内の1つである利得過大による要因影響を予め小さくしておく。また、レベルシフタトランジスタ8は差動ビデオ増幅器2のいかなる出力に対しても飽和しないよう回路設計をしておくものとする。これらを前提に、マイクロコンピュータ31を含むビデオレベルコントローラ15は、最適なアナログビデオ信号をA/D コンバータ11に供給すべく集束シーケンスを開始する。

ここで、最適なアナログビデオ信号とは以下の条件を満足するものを言う。

- (1) 被写体からの反射光量最大点、すなわち、白レベルにおいて A/D コンバータ11へのアナログビデオ信号が A/D コンバータ11の最大量子化上限値にあること。
- (2) 被写体からの反射光量最小点、すなわち黒レベルにおいて A/D コンバータ11へのアナログビデオ信号がこの A/D コンバータ11の最大量子化下限値にあること。

これら2つの条件を決定するために、ビデオレベルコントローラ15は、ステップS7およびS8において、黒レベル電圧を決定すべく光源ランプを点灯せずにCdS 可変抵抗素子25および28にそれぞれに対応するLED 21および22の出力光の光量をプログラムループを描きながらワンステップずつ変えて、とりあえず A/D コンバータ11への出力制限をかける。もしも、最初に A/D コンバータ11から読み取った値が(FF)16進あるいは(00)16進であったならば、ビデオレベルコントローラ15はワンステップずつLED 21および22の出力光の光量を変化させ、再び A/D コンバータ11の出力を読み出

すというループを描き、(FF)16進から(FE)16進になるLED21 および22の出力光の光量、つまりCdS 可変抵抗素子21および22の値を決定する。

次に、ビデオレベルコントローラ15は、ステップS8において、白レベル電圧を決定すべく光源ランプを点灯し、ステップS10において A/D コンバータ11の出力を読み、ステップS11において、差動ビデオ増幅器2の利得を A/D コンバータ出力を読みながらプログラムループを描いて変化させ、 A/D コンバータ出力が(00)16進になるようLED23 の出力光の光量、従ってCdS 可変抵抗素子27の抵抗値を決定する。

次に、ステップS12において光源ランプを消灯し、次いでステップS13において、レベルシフタトランジスタ8のDC出力レベルが差動ビデオ増幅器2の利得を変えたことで変化したか否かを判定する。もしも、DC出力レベルが常でない場合には、ステップ S14を経て再びプログラムループを描いてLED24 の出力光の光量を変化させてCdS 可変抵抗素子28の抵抗値を決定し、 A/D コン

バータ11の出力レベルが(FE)16進となるようになる。

次いで、ステップS15において、CdS 可変抵抗素子25～28が適正に集束したか否かを判定する。

このようにして、ビデオレベルコントローラ15は第4図に示すプログラムフローを何回か繰り返すことによって、画像白レベルに対して(00)16進、画像黒レベルに対して(FF)16進なる出力がA/Dコンバータ11から得られるまで集束シーケンスを繰り返す。

上述した実施例においては、差動ビデオ増幅器2の利得、差動入力電圧およびレベルシフトトランジスタ8の零点調整をCdS 可変抵抗素子25～28とLED21～24との組み合わせにより行うようにしたが、例えば可変抵抗素子としてFETのドレインソース間抵抗を用いても同様の制御を行うことはできる。その場合には、ドレインソース間抵抗を変化させるためにFETのゲートソース間電圧をマイクロコンピュータ31からA/D変換器を

用いてスタティックに制御する。

また、上述の実施例ではビデオレベルコントローラ15において画像読み取り装置専用のマイクロコンピュータを用いたが、本発明画像読み取り装置が組込まれる本体制御回路をビデオレベルコントローラとして作動させることにより、画像読み取り装置に専用のマイクロコンピュータを設けないようすることも可能である。

(効果)

以上の説明から明らかなように、本発明によれば、従来、複数の電気的調整個所を必要としていた画像情報読み取り装置において、マイクロコンピュータにより制御手順を定めたビデオレベルコントローラを付加することにより、工場あるいは市場における電圧調整が全く不要となり、いかなる状態においても常に画像の白レベルと黒レベルとの間のダイナミックレンジをA/Dコンバータの許容範囲内に最大に設定することができ、従って、所望の雑音電圧と画像信号とのS/N比を飛躍的に向上させることができる。

4. 図面の簡単な説明

第1図は従来の画像情報読み取り装置の構成の一例を示すブロック図。

第2図は本発明画像情報読み取り装置の一実施例を示すブロック図。

第3図はそのビデオレベルコントローラの一例を示すブロック図。

第4図はビデオレベルコントローラにおけるマイクロコンピュータの制御プログラムの一例を示すフローチャートである。

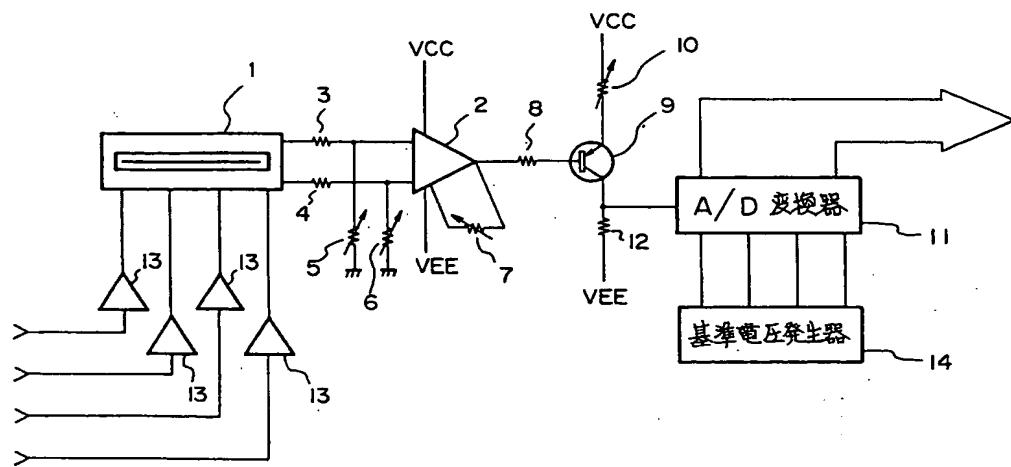
- 1 … CCD リニアイメージセンサ、
- 2 … 差動ビデオ増幅器、
- 3, 4, 8, 12 … 抵抗、
- 5, 6, 7, 10 … 可変抵抗、
- 9 … レベルシフトトランジスタ、
- 11 … アナログ-デジタル変換器
(A/D コンバータ)、
- 13 … MOS ドライバ、
- 14 … 基準電圧発生器、
- 15 … ビデオレベルコントローラ、
- 21～24 … LED、
- 25～28 … CdS 可変抵抗素子、
- 31 … 1 チップマイクロコンピュータ、
- 32～35 … プリセッタブルカウンタ、
- 36～39 … ブリッジ式トランジスタスイッチ。

特許出願人 キヤノン株式会社

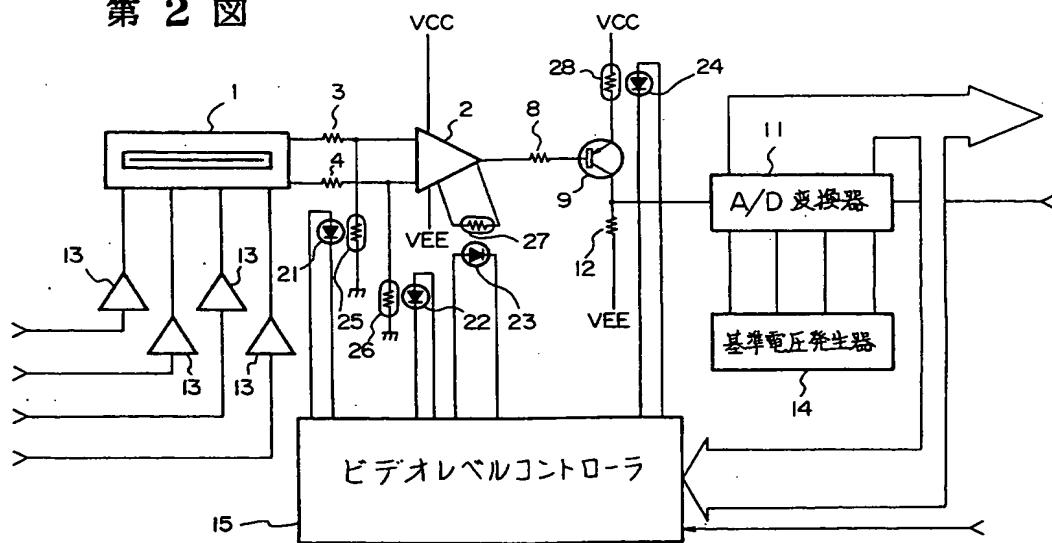
代理人弁理士 谷 義一



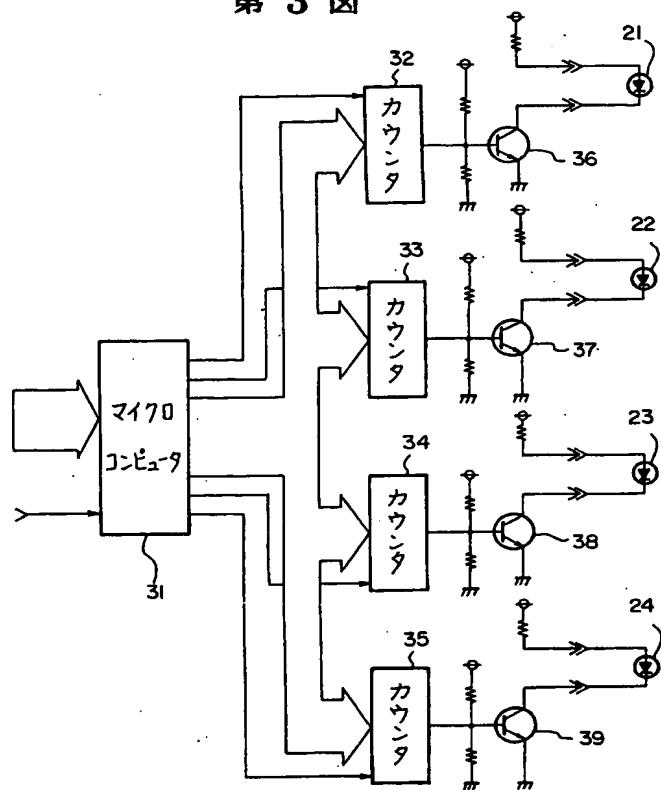
第1図



第2図



第3図



第4図

